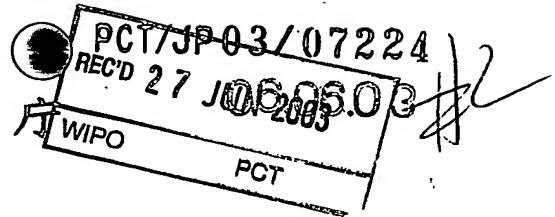


日本国特許
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年 7月18日

出願番号

Application Number:

特願2002-209557

[ST.10/C]:

[JP 2002-209557]

出願人

Applicant(s):

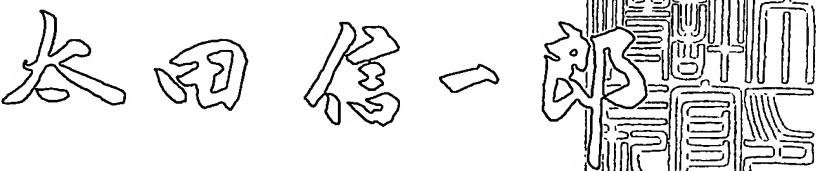
ソニー株式会社

PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年 5月27日

特許庁長官
Commissioner,
Japan Patent Office



出証番号 出証特2003-3040013

Best Available Copy

【書類名】 特許願
【整理番号】 0290197402
【提出日】 平成14年 7月18日
【あて先】 特許庁長官殿
【国際特許分類】 H03F 3/217
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 後藤 昌央
【特許出願人】
【識別番号】 000002185
【氏名又は名称】 ソニー株式会社
【代理人】
【識別番号】 100091546
【弁理士】
【氏名又は名称】 佐藤 正美
【電話番号】 03-5386-1775
【手数料の表示】
【予納台帳番号】 048851
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9710846
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 パワーアンプ装置

【特許請求の範囲】

【請求項1】

入力信号を、その量子化レベルをパルス幅に対応させた第1のパルス幅変調信号に変換して出力する第1のパルス幅変調手段と、

前記入力信号を、その量子化レベルの2の補数をパルス幅に対応させた第2のパルス幅変調信号に変換して出力する第2のパルス幅変調手段と、

前記第1のパルス幅変調手段から出力される前記第1のパルス幅変調信号を互いに逆レベルの1対の第1のドライブパルスに変換して出力する第1のドライブ手段と、

前記第2のパルス幅変調手段から出力される前記第2のパルス幅変調信号を互いに逆レベルの1対の第2のドライブパルスに変換して出力する第2のドライブ手段と、

第1の1対のスイッチング素子がプッシュプル接続されて構成され、前記第1のドライブ手段からの前記1対の第1のドライブパルスが、前記第1の1対のスイッチング素子に供給され、出力端が負荷の一端に接続される第1のプッシュプル回路と、

第2の1対のスイッチング素子がプッシュプル接続されて構成され、前記第2のドライブ手段からの前記第2の1対のドライブパルスが、前記第2の1対のスイッチング素子に供給され、出力端が前記負荷の他端に接続される第2のプッシュプル回路と、

前記第1のプッシュプル回路の出力端の電位と、前記第2のプッシュプル回路の出力端の電位とのずれを検出する検出手段と、

前記検出手段の検出出力に基づき、前記プッシュプル回路の動作を実質的に停止させる動作停止手段と、

を備えるパワーアンプ装置。

【請求項2】

請求項1に記載のパワーアンプ装置において、

前記動作停止手段は、前記パルス幅変調手段、前記ドライブ手段または前記スイッチング手段への電源電圧の供給を停止することを特徴とするパワーアンプ装置。

【請求項3】

請求項1に記載のパワーアンプ装置において、

前記動作停止手段は、前記パルス幅変調手段からの前記パルス幅変調信号の出力を停止することを特徴とするパワーアンプ装置。

【請求項4】

請求項1に記載のパワーアンプ装置において、

前記動作停止手段は、前記ドライブ手段からの前記1対のドライブパルスの出力を停止することを特徴とするパワーアンプ装置。

【請求項5】

入力信号を、その量子化レベルをパルス幅に対応させた第1のパルス幅変調信号に変換して出力する第1のパルス幅変調手段と、

前記入力信号を、その量子化レベルの2の補数をパルス幅に対応させた第2のパルス幅変調信号に変換して出力する第2のパルス幅変調手段と、

前記第1のパルス幅変調手段から出力される前記第1のパルス幅変調信号を互いに逆レベルの1対の第1のドライブパルスに変換して出力する第1のドライブ手段と、

前記第2のパルス幅変調手段から出力される前記第2のパルス幅変調信号を互いに逆レベルの1対の第2のドライブパルスに変換して出力する第2のドライブ手段と、

第1の1対のスイッチング素子がプッシュプル接続されて構成され、前記第1のドライブ手段からの前記1対の第1のドライブパルスが、前記第1の1対のスイッチング素子に供給され、出力端が負荷の一端に接続される第1のプッシュプル回路と、

第2の1対のスイッチング素子がプッシュプル接続されて構成され、前記第2

のドライブ手段からの前記第2の1対のドライブパルスが、前記第2の1対のスイッチング素子に供給され、出力端が前記負荷の他端に接続される第2のプッシュプル回路と、

前記第1のプッシュプル回路の出力端の電位と、前記第2のプッシュプル回路の出力端の電位とのずれを検出する検出手段と、

前記検出手段の検出出力に基づき、前記出力端に対して前記負荷を切り離すようする手段と、

を備えるパワーアンプ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、パルス幅変調信号（以下、PWM（Pulse Width Modulation）信号という）によりドライブされるパワーアンプ装置に関する。

【0002】

【従来の技術】

オーディオ用のパワーアンプ装置として、いわゆるD級アンプと呼ばれるデジタルアンプがある。このD級アンプは、スイッチングにより電力増幅を行うものであり、例えば図3に示すように構成される。

【0003】

すなわち、デジタルオーディオ信号Pinが、入力端子Tinを通じてPWM変調回路11に供給されると共に、クロック生成部12から所定の周波数のクロック信号がPWM変調回路11に供給され、デジタルオーディオ信号Pinは、1対のPWM信号PA、PBに変換される。

【0004】

この場合、図5（A）、（B）に示すように、PWM信号PA、PBのパルス幅は、デジタルオーディオ信号Pinが示す量子化レベル（信号PinをD/A変換したときの瞬時レベルに対応。以下同様）に対応して変化するものであるが、一方のPWM信号PAのパルス幅は、デジタルオーディオ信号Pinそのものが示す量子化レベルの大きさに対応するものとされ、他方のPWM信号PBのパ

ルス幅は、デジタルオーディオ信号 P_{in} が示す量子化レベルの2の補数の大きさに対応するものとされる。

【0005】

なお、図5（A）および（B）に示した例のPWM信号PAおよびPBは、その立ち上がり時点が、PWM信号PA、PBの1サイクル期間TCの開始時点に固定され、その立ち下がり時点がデジタルオーディオ信号 P_{in} の示すレベルに対応して変化する、いわゆる片側変調方式のPWM信号である。

【0006】

PWM信号PAおよびPBとしては、図5（C）および（D）に示すように、立ち上がり時点および立ち下がり時点の両方が同時に変化する、いわゆる両側変調方式のPWM信号とすることもできる。

【0007】

PWM信号PA、PBのキャリア周波数 f_c （＝ $1/TC$ ）は、デジタルオーディオ信号 P_{in} のサンプリング周波数 f_s の例えれば16倍とされ、 $f_s = 48$ kHzとすれば、

$$f_c = 16 f_s = 16 \times 48 \text{ kHz} = 768 \text{ kHz}$$

とされる。

【0008】

そして、このPWM変調回路11からの方のPWM信号PAがドライブ回路13に供給されて、図4（A）に示すように、PWM信号PAと同レベルおよびレベル反転した1対のドライブ用のパルス電圧（ドライブパルス）+PA、-PAが形成される。

【0009】

ドライブ回路13からのパルス電圧+PA、-PAは、1対のスイッチング素子、例えはnチャンネルのMOS-FET（Metal Oxide Semiconductor Type Field Effect Transistor）151、152のゲートにそれぞれ供給される。

【0010】

この場合、FET（Field Effect Transistor）151、152は、プッシュプル回路15を構成するものであり、FET151のドレインが電源端子20に

接続され、FET151のソースがFET152のドレインに接続され、FET152のソースが接地に接続される。また、電源端子20には、安定した直流電圧+VDDが電源電圧として供給される。なお、電圧+VDDは、例えば20V～50Vとされている。

【0011】

そして、FET151のソースおよびFET152のドレインが、コイルおよびコンデンサを有するローパスフィルタ17を通じて、スピーカ19の一端が接続されるスピーカ端子SP+に接続される。

【0012】

また、PWM変調回路11からの他方のPWM信号PBに対しても、PWM信号PAに対して同様に構成される。すなわち、PWM信号PBがドライブ回路14に供給されて、図4（B）に示すように、信号PBと同レベルおよびレベル反転した1対のドライブ用のパルス電圧（ドライブパルス）+PB、-PBが形成される。

【0013】

そして、ドライブ回路14からのパルス電圧+PB、-PBが、プッシュプル回路16を構成する1対のnチャンネルのMOS-FET161、162のゲートにそれぞれ供給される。

【0014】

そして、FET161のソースおよびFET162のドレインが、コイルおよびコンデンサを有するローパスフィルタ18を通じてスピーカ19の他端が接続されるスピーカ端子SP-に接続される。

【0015】

したがって、パルス電圧+PA="H"のときには、パルス電圧-PA="L"であり、FET151がオンになるとともに、FET152がオフになるので、FET151、152の接続点の電圧VAは、図4（C）に示すように、電圧+VDDとなる。また、逆に、パルス電圧+PA="L"のときには、パルス電圧-PA="H"であり、FET151がオフになると共に、FET152がオンになるので、電圧VA=0となる。

【0016】

同様に、パルス電圧 $+P_B = "H"$ のときには、パルス電圧 $-P_B = "L"$ であり、FET161がオンになるとともに、FET162がオフになるので、FET161、162の接続点の電圧 V_B は、図4(D)に示すように、電圧 $+V_{DD}$ となる。また、逆に、パルス電圧 $+P_B = "L"$ のときには、パルス電圧 $-P_B = "H"$ であり、FET161がオフになるとともに、FET162がオンになるので、電圧 $V_B = 0$ となる。

【0017】

そして、電圧 $V_A = +V_{DD}$ 、かつ、電圧 $V_B = 0$ の期間には、図3および図4(E)に示すように、FET151、152の接続点から、ローパスフィルタ17→スピーカ19→ローパスフィルタ18のラインを通じて、FET161、162の接続点へと、電流*i*が流れる。

【0018】

また、電圧 $V_A = 0$ 、かつ、電圧 $V_B = +V_{DD}$ の期間には、FET161、162の接続点から、ローパスフィルタ18→スピーカ19→ローパスフィルタ17のラインを通じて、FET151、152の接続点へと、逆向きに電流*i*が流れる。さらに、 $V_A = V_B = +V_{DD}$ の期間、および $V_A = V_B = 0$ の期間には、電流*i*は流れない。つまり、プッシュプル回路15、16がBTL(Bridge Tied Load)回路を構成している。

【0019】

そして、電流*i*の流れる期間は、もとのPWM信号 P_A 、 P_B が立ち上がっていいる期間に対応して変化するとともに、電流*i*がスピーカ19を流れるとき、電流*i*はローパスフィルタ17、18により積分されるので、結果として、スピーカ19を流れる電流*i*は、デジタルオーディオ信号 P_{in} の示すレベルに対応したアナログ電流であって、電力増幅された電流となる。つまり、電力増幅された出力がスピーカ19に供給されることになる。

【0020】

こうして、図3の回路は、パワーアンプとして動作するが、このとき、FET151、152、161、162は、入力されたデジタルオーディオ信号 P_{in}

に対応して電源電圧+VDDをスイッチングして、電力増幅をするので、効率が高く、また、大出力を得ることができる。

【0021】

ところで、図3の構成のみでは、パワーアンプ装置に電源が投入されている状態において、例えばスピーカ19とスピーカ端子SP+, SP-とを結線する際などにおいて、スピーカ端子SP+またはスピーカ端子SP-の一方に、一端側が接続されているスピーカコードの他端が、シャーシーや金属に触れるなどした場合、図3の出力段のプッシュプル回路の一方には大電流が流れ、当該プッシュプル回路のFET151, 152または161, 162が破壊されるおそれがある。

【0022】

また、一端側のリード線がスピーカ端子SP+あるいはスピーカ端子SP-に接続されているスピーカの他端側のリード線が金属部分に接触した場合にも、回路に大電流が流れ、出力段のFET151, 152, 161, 162が破壊されるおそれがあると共に、このときにはスピーカが破壊（焼損）してしまうおそれがある。

【0023】

このような事態の発生を防止するため、従来から、上述のようなパワーアンプ装置には、過電流保護回路が設けられている。図6は、その過電流保護回路が付加されたパワーアンプ装置の従来例である。

【0024】

図6の例のパワーアンプ装置においては、過電流保護回路21が、出力段のプッシュプル回路15, 16と、電源端子20との間に設けられる。

【0025】

すなわち、過電流保護回路21においては、電源端子20がコンデンサ211を介して接地されると共に、抵抗器212およびコンデンサ213の直列回路を介して接地される。また、電源端子20は、過電流検出用のトランジスタ214のエミッタに接続される。そして、抵抗器212とコンデンサ213との接続点が、FET151および161のドレインに接続され、プッシュプル回路15お

および16には、電源電圧+VDDは、抵抗器212を通じて供給される。

【0026】

また、抵抗器212とコンデンサ213との接続点は、過電流検出用のトランジスタ214のベースに接続される。そして、このトランジスタ214のコレクタは、トランジスタ215のベースに接続される。このトランジスタ215のエミッタは接地される。そして、このトランジスタ215のコレクタ出力が、過電流検出出力として、マイクロコンピュータ22に供給される。

【0027】

マイクロコンピュータ22は、トランジスタ215のコレクタ出力により、過電流が検出されたと判断したときには、この例では、ドライブ回路13および14からのドライブ信号+PA, -PAおよび+PB, -PBの出力を停止して、FET151、152、161、162を常にオフとするように制御する。

【0028】

この過電流保護回路21は、次のように動作する。すなわち、図6の構成においては、電源端子20からの電源電圧+VDDは、抵抗器212を通じてプッシュパル回路15および16に供給される。

【0029】

通常動作時には、FET151、152、161、162を通じて流れる電流*i*は、所定の値よりは小さく、このため抵抗器212による電圧降下は小さいため、過電流検出用トランジスタ214はオフである。

【0030】

一方、前述のような理由により、FET151、152、161、162を通じて大電流が流れるようになると、抵抗器212における電圧降下は大きくなるため、過電流検出用トランジスタ214はオンとなる。このため、トランジスタ215もオンとなり、そのコレクタの過電流検出出力がハイレベルからローレベルとなる。

【0031】

すると、マイクロコンピュータ22は、この過電流検出出力がローレベルになったことから、ドライブ回路13, 14に、その出力を停止させる制御信号を供

給する。ドライブ回路13および14では、この制御信号を受けて、ドライブ信号+PA, -PAおよび+PB, -PBの、FET151, 152, 161, 162への供給を停止する。これにより、FET151, 152, 161, 162は全てオフとされ、過電流は流れなくなり、FET151, 152, 161, 162やスピーカ19が保護される。

【0032】

【発明が解決しようとする課題】

ところで、スピーカ端子SP+およびSP-にスピーカ19が接続されて、このスピーカ19がPWM駆動されるときのパワーアンプの出力は、数W～100Wを超えるものとなる。

【0033】

しかしながら、上述した従来の保護回路の場合には、電源電圧+VDDが、過電流検出用の抵抗器212を介してプッシュプル回路15, 16に供給される構成であるため、通常動作時においては、スピーカ19に流れる音声信号電流iに応じた電流が抵抗器212を流れることにより、プッシュプル回路15, 16の電源電圧が変動することになる。

【0034】

このため、図6の構成では、パワーアンプの最小出力のときと、最大出力のときとで、所期の比率の出力が得られない問題がある。

【0035】

この発明は、上記の問題点を解決することができるパワーアンプ装置を提供することを目的とする。

【0036】

【課題を解決するための手段】

上記課題を解決するために、この発明によるパワーアンプ装置は、
入力信号を、その量子化レベルをパルス幅に対応させた第1のパルス幅変調信号に変換して出力する第1のパルス幅変調手段と、

前記入力信号を、その量子化レベルの2の補数をパルス幅に対応させた第2のパルス幅変調信号に変換して出力する第2のパルス幅変調手段と、

前記第1のパルス幅変調手段から出力される前記第1のパルス幅変調信号を互いに逆レベルの1対の第1のドライブパルスに変換して出力する第1のドライブ手段と、

前記第2のパルス幅変調手段から出力される前記第2のパルス幅変調信号を互いに逆レベルの1対の第2のドライブパルスに変換して出力する第2のドライブ手段と、

第1の1対のスイッチング素子がプッシュプル接続されて構成され、前記第1のドライブ手段からの前記1対の第1のドライブパルスが、前記第1の1対のスイッチング素子に供給され、出力端が負荷の一端に接続される第1のプッシュプル回路と、

第2の1対のスイッチング素子がプッシュプル接続されて構成され、前記第2のドライブ手段からの前記第2の1対のドライブパルスが、前記第2の1対のスイッチング素子に供給され、出力端が前記負荷の他端に接続される第2のプッシュプル回路と、

前記第1のプッシュプル回路の出力端の電位と、前記第2のプッシュプル回路の出力端の電位とのずれを検出手段と、

前記検出手段の検出出力に基づき、前記プッシュプル回路の動作を実質的に停止させる動作停止手段と、

を備えることを特徴とする。

【0037】

上述の構成のパワーアンプ装置においては、通常動作時は、負荷の一端が接続される第1のプッシュプル回路の出力端と、負荷の他端が接続される第2のプッシュプル回路の出力端とは、共に電源電圧の中点電位となる。

【0038】

一方、パワーアンプ装置に電源が投入されている状態において、例えばスピーカ19とスピーカ端子S P +, S P -とを結線する際などにおいて、スピーカ端子S P +またはスピーカ端子S P -の一方に、一端側が接続されているスピーカコードの他端が、シャーシーや金属に触れるなどした場合に、当該スピーカコードが接続されている方のスピーカ端子を出力端とするプッシュプル回路のスイッ

チング素子には大電流が流れ、このプッシュプル回路の出力端の電位が上がる。

【0039】

このため、他のプッシュプル回路の出力端の中点電位に対するずれが生じ、そのずれが検出手段により検出される。そして、動作停止手段は、その検出出力により、プッシュプル回路の動作を実質的に停止させる。これにより、プッシュプル回路のスイッチング素子や負荷が保護される。

【0040】

【発明の実施の形態】

以下、この発明によるパワーアンプ装置の実施形態を、前述したデジタルオーディオ信号の電力増幅装置に適用した場合について、図を参照しながら説明する。

【0041】

【第1の実施形態】

図1は、この発明によるパワーアンプ装置の実施形態を示す回路構成図であり、過電流保護回路部分を除くPWM駆動回路部分は、図3に示したものと全く同様である。

【0042】

この実施形態においては、電源端子20からの電源電圧+VDDは、図6の従来例の場合と異なり、抵抗器を介さずに直接にプッシュプル回路15および16に供給される。

【0043】

そして、この実施形態における過電流保護回路30においては、プッシュプル回路15の出力端であるFET151のソースとFET152のドレインとの接続点TP15と、プッシュプル回路16の出力端であるFET161のソースとFET162のドレインとの接続点TP16との間に、抵抗器31、32、33の直列回路が接続される。そして、中央の抵抗器32に並列にコンデンサ34が接続される。このコンデンサ34は、この過電流保護回路30が低周波成分についてのみ動作するようにするために設けられる。

【0044】

また、抵抗器31と32の接続点が、PNP型トランジスタ35のエミッタに接続されると共に、PNP型トランジスタ36のベースに接続される。また、抵抗器32と33の接続点が、PNP型トランジスタ35のベースに接続されると共に、PNP型トランジスタ36のエミッタに接続される。そして、PNP型トランジスタ35およびPNP型トランジスタ36のコレクタ同士が接続され、その接続点がトランジスタ37のベースに接続される。

【0045】

このトランジスタ37のエミッタは接地され、そのコレクタに得られる過電流検出出力は、マイクロコンピュータ22に供給される。

【0046】

以上の構成においては、通常動作時には、接続点TP15およびTP16は、共に中点電位、つまり、 $+V_{DD}/2$ となり、PWM駆動回路部分は、図4の場合と全く同様にして動作する。このとき、接続点TP15およびTP16は、前述したように、共に中点電位であるため、過電流保護回路30には電流は、流れず、トランジスタ35、36は共にオフ、したがって、トランジスタ37もオフの状態となる。

【0047】

この場合に、図6の従来例とは異なり、プッシュプル15および16には、電源端子20からの電源電圧 $+V_{DD}$ が直接に供給されるので、図6の従来例のような時間軸変動がスピーカ19での再生音声に生じることはなく、音声品質の劣化は生じない。

【0048】

次に、この図1のパワーアンプ装置に電源が投入されている状態において、スピーカ端子SP+側が、前述したような理由で接地されるなどすると、プッシュプル回路15側に大電流が流れ、これにより、接続点TP15の電位が中点電位よりも上昇する。

【0049】

すると、接続点TP15から接続点TP16側に向かって電流が流れる。すると、抵抗器32における電圧降下分により、トランジスタ35がオンとなり、こ

のため、トランジスタ37がオンとなって、過電流状態が検出され、その過電流状態の検出出力がマイクロコンピュータ22に供給される。

【0050】

マイクロコンピュータ22は、受け取った過電流検出出力に基づいて、ドライバ回路13および14を非動作状態に制御して、プッシュプル回路15および16のFET151, 152, 161, 162の全てをオフする。これにより、プッシュプル回路15には過電流が流れなくなり、FET151, 152が保護されると共に、負荷としてのスピーカ19が接続されている場合には、スピーカ19も保護される。

【0051】

また、図1のパワーアンプ装置に電源が投入されている状態において、スピーカ端子S P - 側が、前述したような理由で接地されるなどすると、プッシュプル回路16側に大電流が流れ、これにより、接続点TP16の電位が中点電位よりも上昇する。

【0052】

すると、接続点TP16から接続点TP15側に向かって電流が流れる。すると、抵抗器32における電圧降下分により、トランジスタ36がオンとなり、このため、トランジスタ37がオンとなって、過電流状態が検出され、その過電流状態の検出出力がマイクロコンピュータ22に供給される。

【0053】

マイクロコンピュータ22は、受け取った過電流検出出力に基づいて、ドライバ回路13および14を非動作状態に制御して、プッシュプル回路15および16のFET151, 152, 161, 162の全てをオフする。これにより、プッシュプル回路16には過電流が流れなくなり、FET161, 162が保護されると共に、負荷としてのスピーカ19が接続されている場合には、スピーカ19も保護される。

【0054】

以上のようにして、この実施形態のパワーアンプ装置の保護回路30によれば、プッシュプル回路を構成するスイッチング素子としてのFET151, 152

, 161, 162や、負荷としてのスピーカが、過電流に対して保護されると共に、パワーアンプの最小出力のときと、最大出力のときとで、所期の比率の出力が得られる。

【0055】

なお、上述の実施形態では、マイクロコンピュータ22は、過電流検出出力によりドライブ回路13および14の動作を制御するようにしたが、マイクロコンピュータ22は、過電流検出出力によりPWM変調回路11の出力PA, PBを停止するように制御してもよい。

【0056】

また、マイクロコンピュータ22は、過電流検出出力により、PWM変調回路11やドライブ回路13, 14の動作を実質上不能にするために、それらPWM変調回路11やドライブ回路13, 14への電源供給を遮断するようにしてもよい。

【0057】

また、図2に示すように、スピーカ端子SP+とフィルタ17との間およびスピーカ端子SP-とフィルタ18との間に、通常はオンとされる出力遮断用のスイッチ回路38, 39を設け、マイクロコンピュータ22が、過電流検出出力に基づいて、過電流検出時には、これらのスイッチ回路38, 39をオフするようにしてもよい。スイッチ回路38, 39をオフすることにより、負荷側が出力端から切断され、不具合を生じる電流のルートが断たれるからである。

【0058】

【その他の変形例】

なお、上述においては、入力信号Pinがデジタルオーディオ信号の場合であるが、アナログオーディオ信号であってもよい。また、PWM変調回路11およびドライブ回路13, 14を一体化した構成とすることもできる。

【0059】

また、上述の例は、オーディオ用のアンプの場合であるが、モータなどの電力機器をドライブするためのアンプとして使用することもできる。また、スピーカ19に代えて任意の負荷を接続すれば、その負荷に動作電圧を供給することができる。

きると共に、入力信号Pinを変更することにより、負荷に供給される電圧の大きさを変更することができる。

【0060】

なお、上述の実施形態では、過電流保護回路の過電流検出出力を、マイクロコンピュータに供給し、マイクロコンピュータが負荷を切り離したり、ドライブ回路やPWM変調回路を制御したり、各回路への電源の遮断をコントロールしたりするようにしたが、マイクロコンピュータではなく、専用の制御回路を別個に設けて制御を行うようにしてもよい。

【0061】

【発明の効果】

以上説明したように、この発明によれば、パワーアンプの最小出力のときと、最大出力のときとで、所期の比率の出力が得られないという従来の問題点を解決しつつ、過電流時のプッシュプル回路のスイッチング素子や、負荷の保護を図ることができる。

【図面の簡単な説明】

【図1】

この発明によるパワーアンプ装置の実施形態の回路図である。

【図2】

この発明によるパワーアンプ装置の実施形態の変形例を示す回路図である。

【図3】

PWM駆動のパワーアンプ装置の構成例を示す図である。

【図4】

図3のパワーアンプ装置の動作説明のための図である。

【図5】

図3のパワーアンプ装置の動作説明のための図である。

【図6】

従来の過電流保護回路を備えるパワーアンプ装置の回路図である。

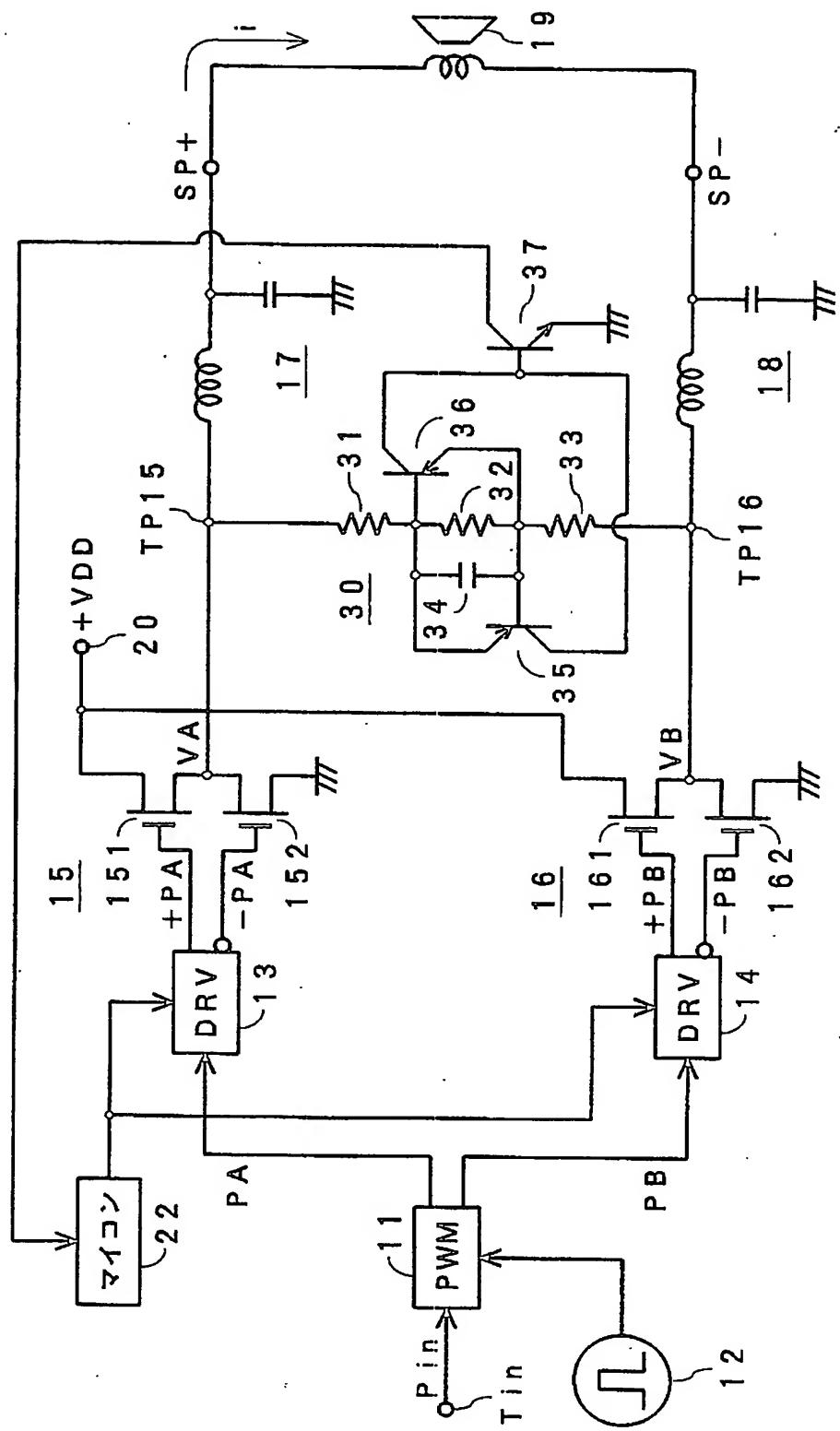
【符号の説明】

1 1 … PWM変調回路、 1 2 … クロック形成回路、 1 3, 1 4 … ドライブ回路

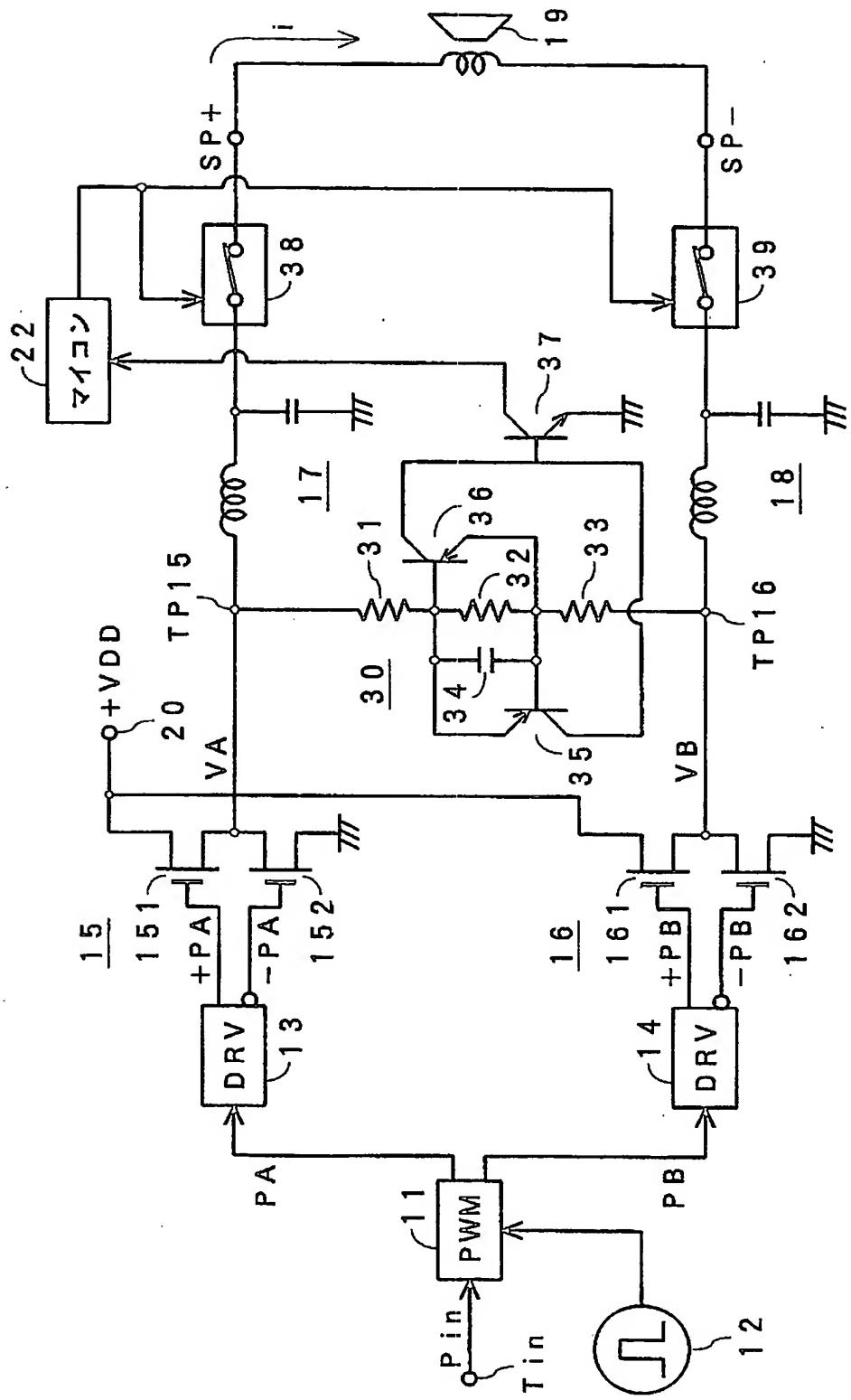
、15, 16…プッシュプル回路、151, 152, 161, 162…スイッチング素子としてのFET、17, 18…ローパスフィルタ、19…スピーカ、30…過電流保護回路

【書類名】 図面

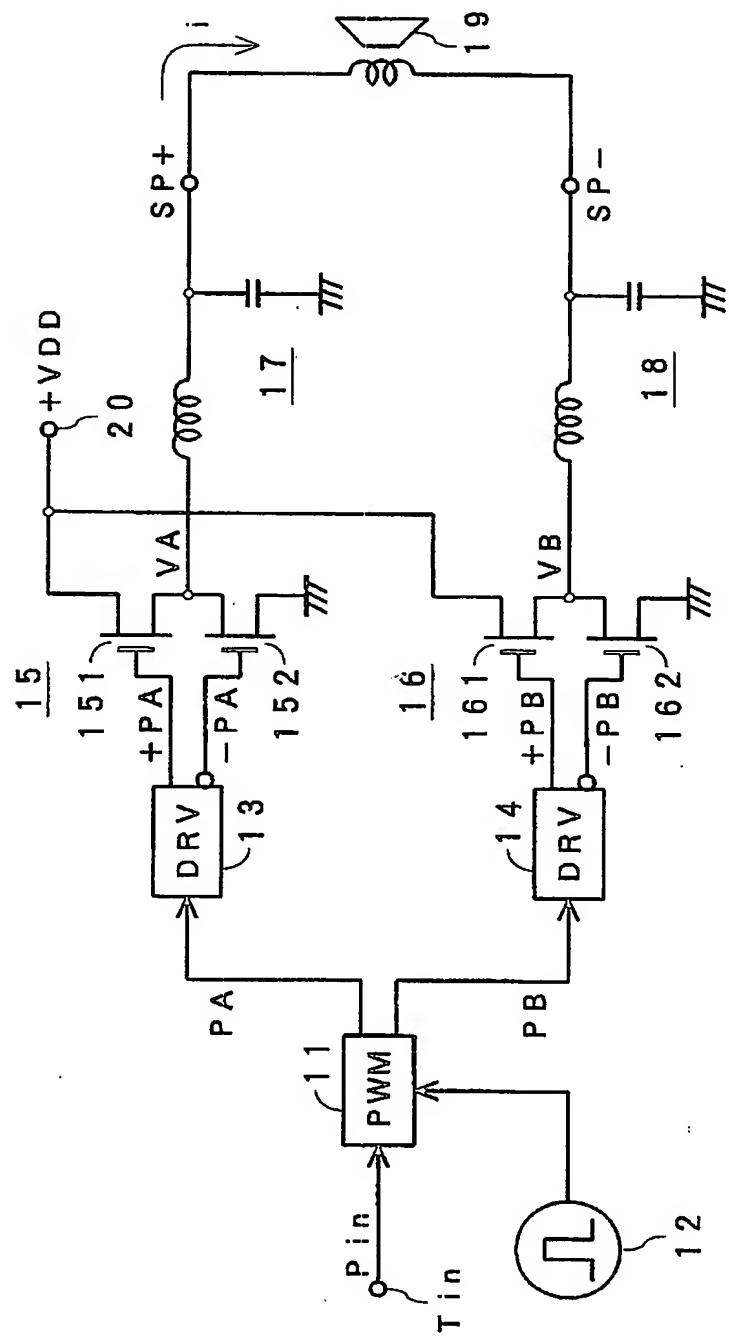
【図1】



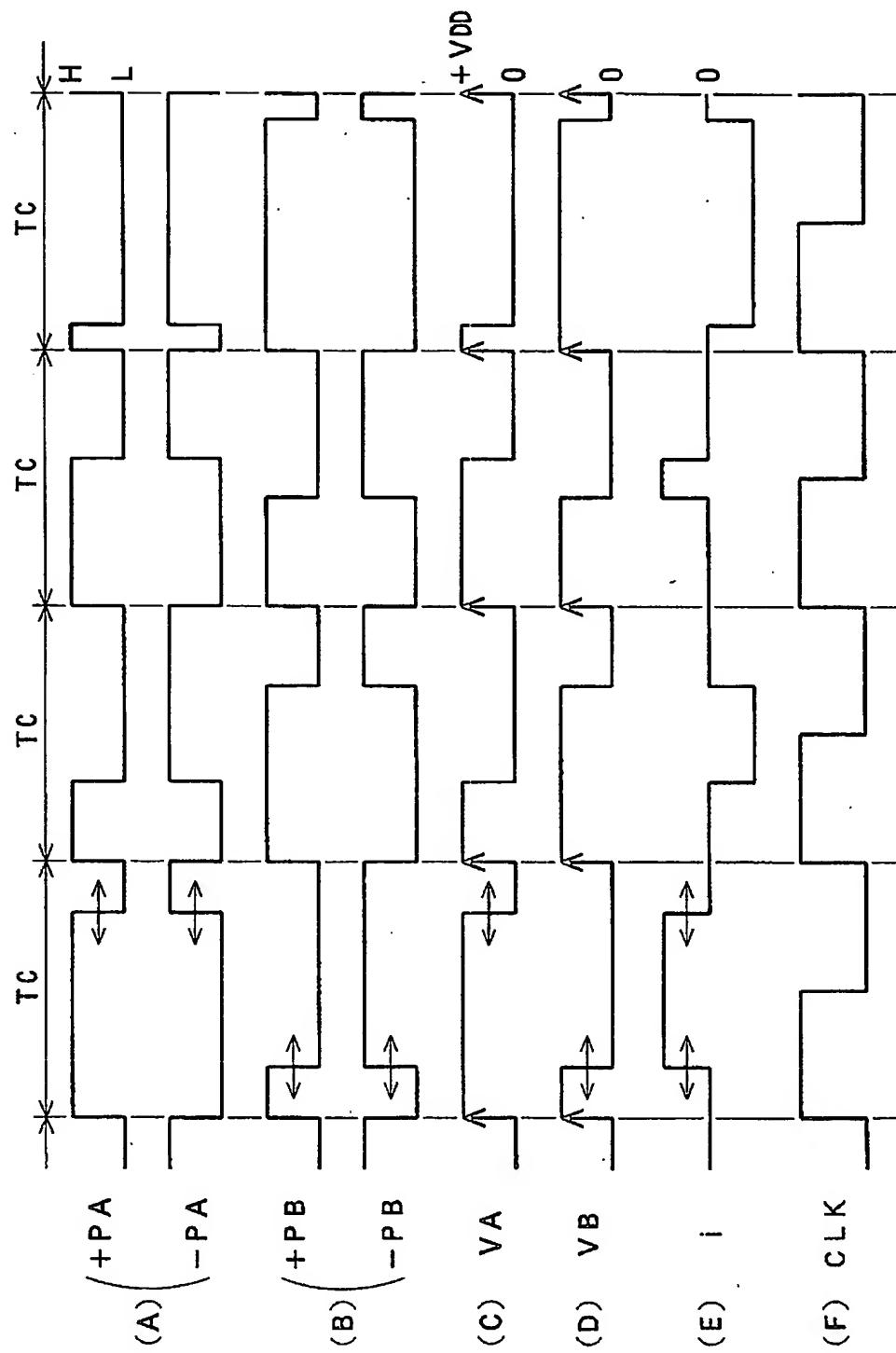
【図2】



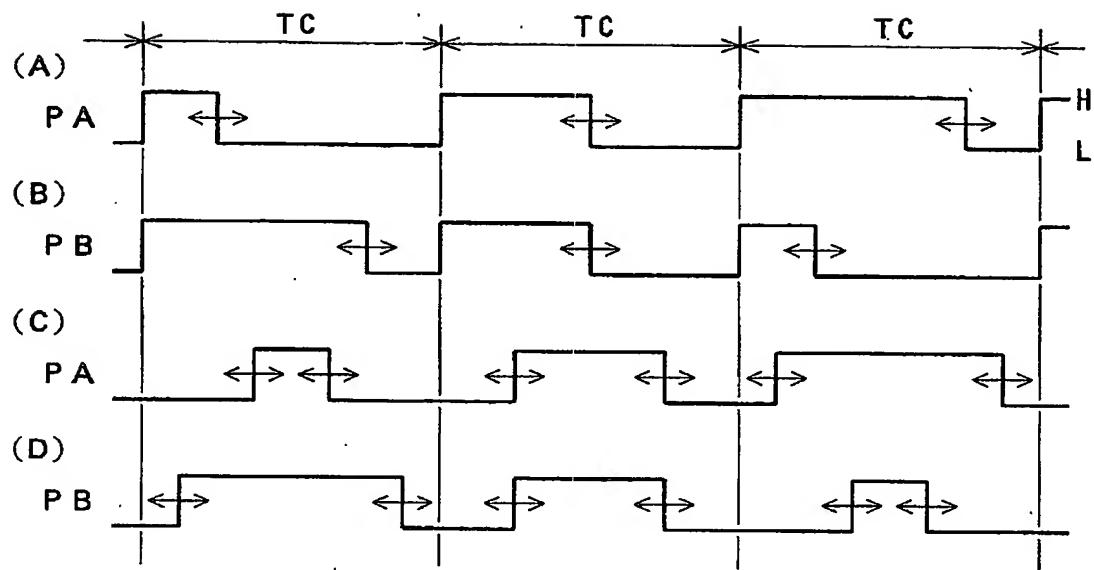
【図3】



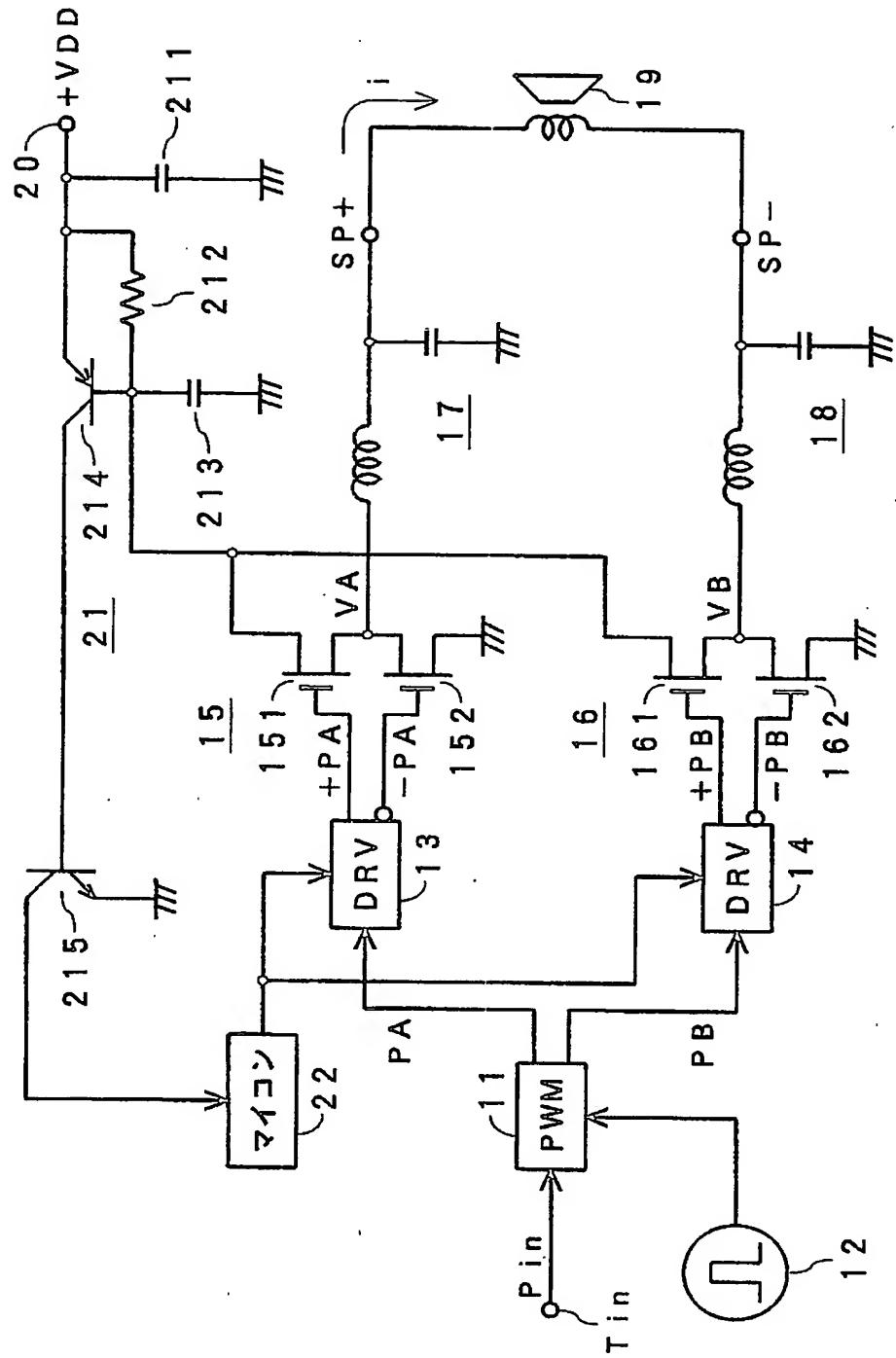
【図4】



【図5】



【圖 6】



【書類名】 要約書

【要約】

【課題】 パワーアンプの最小出力のときと、最大出力のときとで、所期の比率の出力が得られないという従来の問題点を解決しつつ、過電流時におけるプッシュプル回路のスイッチング素子、負荷の保護を図る。

【解決手段】 入力信号の量子化レベルをパルス幅に対応させた第1のパルス幅変調信号から、互いに逆レベルの1対の第1のドライブパルスを形成し、第1のプッシュプル回路に供給する。また、入力信号を、その量子化レベルの2の補数をパルス幅に対応させた第2のパルス幅変調信号から、互いに逆レベルの1対の第1のドライブパルスを形成し、第2のプッシュプル回路に供給する。第1および第2のプッシュプル回路の出力端の間に負荷を接続するようとする。第1のプッシュプル回路の出力端の電位と、第2のプッシュプル回路の出力端の電位とのずれを検出し、ずれがあったときには、プッシュプル回路の動作を実質的に停止させる。

【選択図】 図1

出願人履歴情報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社